

#3
LTD 801
10/10/01
PATENTS

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Makoto AOKI

Serial No. (unknown)

Filed herewith

DISPLAY DEVICE



CLAIM FOR FOREIGN PRIORITY UNDER 35 U.S.C. 119
AND SUBMISSION OF PRIORITY DOCUMENT

Assistant Commissioner for Patents

Washington, D.C. 20231

Sir:

Attached hereto is a certified copy of applicant's corresponding patent application filed in Japan on July 10, 2000, under No. 2000-208928.

Applicant herewith claims the benefit of the priority filing date of the above-identified application for the above-entitled U.S. application under the provisions of 35 U.S.C. 119.

Respectfully submitted,

YOUNG & THOMPSON

By

Benoît Castel

Benoît Castel
Attorney for Applicant
Registration No. 35, 041
Customer No. 00466
745 South 23rd Street
Arlington, VA 22202
Telephone: 703/521-2297

July 10, 2001

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 7月10日

出 願 番 号

Application Number:

特願2000-208928

出 願 人

Applicant(s):

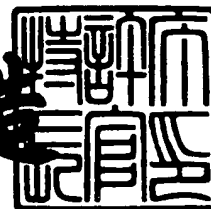
日本電気株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 4月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 74610469

【提出日】 平成12年 7月10日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/133

【発明の名称】 表示装置

【請求項の数】 5

【発明者】

 【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

 【氏名】 青木 誠

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100108578

 【弁理士】

 【氏名又は名称】 高橋 詔男

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100101465

 【弁理士】

 【氏名又は名称】 青山 正和

【選任した代理人】

 【識別番号】 100108453

 【弁理士】

 【氏名又は名称】 村山 靖彦

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709418

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項 1】 画素に後続する信号が入力されるまで先行画像の輝度が保持されるホールド型表示装置であって、

1 画像を表示するフレームが複数のサブフレームに時分割され、

後続するサブフレームの輝度が、入力された画像の輝度に係わって所定割合で減衰されたことを特徴とする表示装置。

【請求項 2】 1 画像を表示するフレームを複数のサブフレームに時分割するサブフレーム生成手段と、

入力された輝度信号を所定の減衰係数で除算して減衰信号を生成する減衰信号生成手段と、

当該フレーム内の先行するサブフレームに除算前の輝度信号を入力し、後続するサブフレームに除算後の前記減衰信号を入力する信号切替え手段とを有することを特徴とする請求項 1 に記載の表示装置。

【請求項 3】 前記減衰信号生成手段が、デジタル化された輝度信号の数列を下位桁方向に移動し、移動により数列から脱落した下位桁を消去し、これにより生成した信号を減衰信号として出力することを特徴とする請求項 2 に記載の表示装置。

【請求項 4】 当該フレーム内で画像を形成する全画素の輝度信号を積算する積算手段と、

得られた積算値に係わって変動する減衰係数を生成する減衰係数生成手段とを有することを特徴とする請求項 2 または請求項 3 に記載の表示装置。

【請求項 5】 入力された輝度信号を輝度レベルにより区分する輝度区分手段と、

区分された輝度範囲に係わって変動する減衰係数を生成する減衰係数生成手段とを有することを特徴とする請求項 2 ないし請求項 4 のいずれかに記載の表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、TN型カラー液晶表示装置などのホールド型表示装置であって、特に動画表現に適した構成を有する表示装置に関する。

【 0 0 0 2 】

【従来の技術】

従来CRT（陰極線管）が用いられていた分野で液晶表示装置、特にTN（Twisted Nematic）型カラー液晶表示装置が多く用いられるようになってきた。しかし、このTN型液晶表示装置を用いて動画を表現しようとする、と、画像が流れたり不鮮明化する現象が指摘された。動画表現における前記の不具合は、TN型液晶表示装置が、CRTや映写機などのようなインパルス型表示装置と異なり、画素に次の書き換え信号が入力されるまで前画像の輝度が保持されるホールド型であることに起因することがわかっている。すなわちインパルス型表示装置の場合は、図12に示すように、画像を表示する1フレーム（画像表示期間）の内の初期にパルスとして画像が表示され、次のフレームに移る間は暗黒期間となっているので隣接する画像の連結が遮断され、また目の残像の調整が行われて画像の流れや不鮮明化が防止されているのであるが、ホールド型表示装置の場合は、図13に示すように1フレーム内で画像が持続し、しかも次のフレームの画像に移行する際には輝度の立ち上がりまたは減衰が比較的長い過渡期を要して連続するので、例えば1フレームが1/60秒の動画のように高速で変化する画像が切れ目なく表示されると、視覚の追従性に起因して画像の視認性やコントラストが低下し流れや不鮮明化が起こるとされている。

この内、ホールド型表示装置の過渡特性の改善は、例えばOCB（Optically Compensated Bend）方式の液晶表示装置やスメクチック型液晶表示装置などの採用により実現できるとされているが、前記視覚的な問題は克服できない。

【 0 0 0 3 】

この問題を解決するために、図14に示すように、ホールド型表示装置における1フレームを2つのサブフレームに時分割し、後続するサブフレームを非表示とする疑似インパルス方式が提案されている。例えば特開平9-325715号

公報、特開平 1 1 - 2 0 2 2 8 5 号公報、特開平 1 1 - 2 0 2 2 8 6 号公報などは、1 フレーム内でバックライトまたはシャッタを点滅することにより非表示期間を設けている。また特開 2 0 0 0 - 1 9 4 8 6 号公報、特開 2 0 0 0 - 1 9 8 4 7 号公報は、液晶層の透過率変化またはバックライトの点滅によって非表示期間を設けている。

【0 0 0 4】

【発明が解決しようとする課題】

しかし、前記のように 1 フレーム内に非表示期間を設けると、単位時間当たりの透過光量が減少し、全体として画像輝度が大幅に低下する。例えば表示期間のデューティー比を 5 0 % とすると透過光量は半減してしまう。この透過光量の減少をバックライトの照度向上で補おうとすると、大照度の照明装置が必要になると共に消費電力の増大を招く。

本発明は前記の課題を解決するためになされたものであって、従ってその目的は、画像輝度の低下を抑制しながら動画表現における流れや不鮮明化を防止した表示装置を提供することにある。

【0 0 0 5】

【課題を解決するための手段】

前記の課題を解決するために本発明は、ホールド型表示装置であって、1 画像を表示するフレームが複数のサブフレームに時分割され、後続するサブフレームの輝度が、入力された画像の輝度に係わって所定割合で減衰された表示装置を提供する。

本発明の表示装置は、時分割された 1 フレームの後続するサブフレームの輝度が、先行するサブフレームに入力された画像の輝度に係わって所定割合で減衰しているので、ホールド型表示装置における視覚的な動画像の流れやコントラストの低下による不鮮明化が防止できる。また、後続するサブフレームでは輝度が減衰しているとはいえゼロにはならないので、後続サブフレームが非表示とされた従来の疑似インパルス方式の表示装置のように照明装置の照度を過大にする必要がない。

【0 0 0 6】

前記表示装置は、1 画像を表示するフレームを複数のサブフレームに時分割するサブフレーム生成手段と、入力された輝度信号を所定の減衰係数で除算して減衰信号を生成する減衰信号生成手段と、当該フレーム内の先行するサブフレームに除算前の輝度信号を入力し、後続するサブフレームに除算後の前記減衰信号を入力する信号切替え手段とを有するものであることが好ましい。

この表示装置は、サブフレーム生成手段が元の輝度信号（以下、「元信号」という）を時分割して複数のサブフレームを生成し、減衰信号生成手段が入力された輝度信号を所定の減衰係数で除算して減衰信号を生成し、信号切替え手段が先行するサブフレームに除算前の輝度信号を入力し、後続するサブフレームに除算後の前記減衰信号を入力するので、前記の目的を達成することができる。

【0007】

前記減衰信号生成手段は、デジタル化された輝度信号の数列を下位桁方向に移動し、移動により数列から脱落した下位桁を消去し、これにより生成した信号を減衰信号として出力するものであることが好ましい。

この減衰信号生成手段は、ラインの切替えまたはシフトレジスタを用いてデジタル化された輝度信号の除算を容易に行うことができる。

【0008】

前記表示装置は、当該フレーム内で画像を形成する全画素の輝度信号を積算する積算手段と、得られた積算値に係わって変動する減衰係数を生成する減衰係数生成手段とを有するものであってもよい。

この表示装置は、当該フレーム内で画像の全体的な輝度に係わって減衰係数を変動させるので、例えば明るい画面では減衰係数を大きくして後続するサブフレームを比較的暗くすることにより視覚的な不鮮明化を抑制し、暗い画面では減衰係数を小さくして後続するサブフレームを比較的明るくすることにより画像暗部の視認性を向上させることができる。

【0009】

前記表示装置は、入力された輝度信号を輝度レベルにより区分する輝度区分手段と、区分された輝度範囲に係わって変動する減衰係数を生成する減衰係数生成手段とを有するものであってもよい。

本発明の表示装置において、連続するフレーム間の動画像の流れや不鮮明化の抑制と画像コントラストの確保とは相反する要素であり、これらのバランスを最適に保つには、画素または画面の明るさに対応してきめ細かく減衰係数 F を選択することが好ましい。そこで、入力された輝度信号を輝度レベルにより区分し、区分された輝度範囲に係わって変動する減衰係数を生成するようにすれば、動画像の流れや不鮮明化を抑制しながら、より良好な画像コントラストが得られるようになる。前記の輝度区分は、個々の画素の輝度に対して行ってもよく、また当該フレーム画像の全体的な輝度に対して行ってもよい。

【0010】

【発明の実施の形態】

以下、本発明を実施形態によって更に詳しく説明する。以下の説明においては、表示装置の例としてTN型アクティブマトリックスカラー液晶表示装置（以下単に「液晶表示装置」という）を用いたが、本発明がこの型の表示装置に限定されるものでないことはいうまでもない。

図1に、以下の実施形態の説明において用いる液晶表示装置の画像表示部の概念的な平面図を、また図2に1画素の概念的な断面図示す。

この液晶表示装置は、基本的には液晶層1を挟んでTFT（薄膜トランジスタ）基板2とCF（カラーフィルタ）基板3とが対向配置されてなっている。

TFT基板2を平面的に見ると、ガラス基板21の表示領域 D_p 内に複数の並列する走査線22…と、この走査線と直交する複数の信号線23…とが非接触に形成され、これらが囲む領域に画素 P_x がマトリックス状に形成されている。各走査線22はガラス基板21の表示領域 D_p 外に引き出され走査線ドライバ4に接続されている。また各信号線23はガラス基板21の表示領域 D_p 外に引き出され信号線ドライバ5に接続されている。

【0011】

TFT基板2の各画素 P_x には、主要な構成要素として画素電極24とTFT25と蓄積容量部26とが形成されている。

この内、画素電極24はITO（Indium Tin Oxide）からなる透明電極であり、CF基板3に形成されたITOからなる共通電極32と対向して液晶層1を

駆動する対電極を形成している。

TFT 25 は、走査線 22 から延びるゲート電極 251 と、信号線 23 から延びるドレイン電極 252 と、画素電極 24 から延びるソース電極 253 と、アモルファスシリコンからなる半導体層 254 とを有し、これらが組合わされて逆スタガ型 TFT を構成している。

蓄積容量部 26 は画素電極 24 から延びる容量電極 261 と、ゲート絶縁層 27 を挟んで前段の走査線 22 から当該画素 Px 内に延びる共通容量電極 262 とからなり、容量電極 261 と共通容量電極 262 との間に静電容量が蓄積されるようになっている。

CF 基板 3 の各画素 Px には、ガラス基板 31 と共通電極 32 とに挟まれて、R（赤），G（緑），B（青）の内のいずれか 1 色のカラーフィルタ層 33 とその周囲を遮光するブラックマトリックス 34 とが形成されている。

TFT 基板 2 および CF 基板 3 のそれぞれ液晶層 1 と接触する面には配向膜 28，35 が形成され、これらの配向膜は互いに直交する方向に配向処理されている。これによって液晶層 1 は電界無負荷時に光透過性となっている。

【0012】

この液晶表示装置は、走査線ドライバ 4 によって前～後段の走査線 22…を順次に－（マイナス）荷電し、また信号線ドライバ 5 によって前～後列の信号線 23…を順次に＋（プラス）荷電すると、その交点となった画素 Px の TFT 25 においてドレイン電極 252 とソース電極 252 とが導通し、これによって画素電極 24 と共通電極 32 との間に電位が生じて液晶層 1 が駆動される。液晶層 1 は付加される電位差に対応して液晶分子 11 の配列が変化し、電位差の増大と共に遮光性が増大する。

画素 Px への通電を止めると TFT 25 は非導通となるが、蓄積容量部 26 が静電気を蓄積して電位を保っているため、次の書き換え信号が送られるまで、画素電極 24 と共通電極 32 との間の電位は保持され、液晶層 1 は現状の輝度（透過光量）を維持する。これによって、この液晶表示装置はホールド型表示装置となっている。

【0013】

信号線ドライバ5には、当該画素の輝度を制御する輝度信号が入力される。この輝度信号は一般に輝度情報をデジタル信号として含んでいる。このデジタル信号は、以下の実施形態では8ビットからなる2値数列からなっている。輝度信号が信号線ドライバ5に入力されると信号線ドライバはこの信号に対応した電位差を生成して当該画素Pxに送り、画素Pxではこの電位差によって液晶層1が駆動され、送られた電位差に対応して透過光量を変化させる。これによって当該画素の輝度階調（コントラスト）が決定される。8ビットの輝度信号からは256階調が表現される。

【0014】

走査線と信号線とに順次荷電することによってこの液晶表示装置の各画素Pxは輝度信号に対応した輝度の画像を表現するが、以下の実施形態において、先行画像信号が入力されてから後続画像信号が入力されるまでのフレーム（画像表示期間）はいずれも1/60秒である。以下の実施形態においては、2つのサブフレームに時分割されているので、先行画像信号が入力されてから後続する書き換え信号が入力されるまでのフレームはいずれも1/120秒である。すなわち以下の実施形態の液晶表示装置はいずれも120Hzで駆動されている。もちろん本発明はこの駆動周波数に限定されるものではない。

【0015】

（実施形態1）

図3は、実施形態1の液晶表示装置において、画素領域Dp内の各画素Pxの画像を順次制御するための制御手段を示すブロック図である。図3において、この制御手段は、A/D変換装置41と、制御装置50と、フレームバッファ42と、輝度電源43と、走査線ドライバ4と、信号線ドライバ5とからなっている。

アナログ信号として伝達されたR、G、B各色の輝度情報と同期信号とを含む画像情報は、まずA/D変換装置41によってデジタル信号DTに変換され、制御装置50に入力される。

制御装置50は、R、G、B各色別の輝度信号Scをサブフレーム生成手段となるフレームバッファ42に送ると共に、走査線ドライバ4に生成した垂直クロック信号Sgtと走査線開始信号Sgとを送り、また信号線ドライバ5には、生成した

水平クロック信号Sdtおよび信号線開始信号Sdと共にR、G、B輝度情報を含む輝度信号Sc1、減衰信号Sc2を送る。信号線ドライバ5は、輝度電源43からの給電を受けて輝度信号Sc1、減衰信号Sc2をそれぞれ輝度制御電位差に変換し、画素領域Dp内の当該画素に送る。

【0016】

制御装置50は、図4に回路のブロック図と、図5に信号処理のフロー図を示すように、輝度判定回路51と、減衰信号生成回路52と、信号切替え回路53とを有している。

輝度判定回路51は、画像情報のデジタル信号DTを入力して画素領域Dp内の各画素の1フレームに対応する輝度信号Scを認識し、各色別の輝度を判定すると共に減衰係数Fを生成する。本実施形態において、この減衰係数Fは固定値、具体的には[4]とされている。

各色別の輝度信号Scはフレームバッファ42に出力される。また減衰係数Fは減衰信号生成回路52に出力される。

【0017】

フレームバッファ42は、入力した輝度信号Scを先行／後続のサブフレームに振り分けるためこの信号を貯留すると共に、1フレームの時間を倍速化してデータを読み込み、またアドレスを指定し直すことにより後続するサブフレームのために同じデータを再び読み込み、2つのサブフレームを生成する。

フレームバッファ42は、先行するサブフレーム（以下「前サブフレーム」という）のために倍速化された輝度信号Sc1を信号切替え回路53に出力すると共に、後続するサブフレーム（以下「後サブフレーム」という）のために同じデータを減衰信号生成回路52に出力する。

【0018】

減衰信号生成回路52は、例えば演算処理用LSIからなり、フレームバッファ42から入力された輝度信号Sc1を、輝度判定回路51から伝達された減衰係数F（本実施形態では[4]）で除算し、減衰信号Sc2を生成する。この減衰信号Sc2は信号切替え回路53に出力される。

【0019】

信号切替え回路 5 3 は、例えばマルチプレクサからなり、フレームバッファ 4 2 から直接入力された輝度信号 $Sc 1$ を前サブフレームに、減衰信号生成回路 5 2 から入力された減衰信号 $Sc 2$ を後サブフレームに、それぞれ切替えて信号線ドライバ 5 に向けて出力する。

【 0 0 2 0 】

本実施形態において信号のフローは図 5 に示すようになる。まず、アナログ信号として入力した 1 フレーム分の R, G, B 各色の輝度情報を含む画像信号は、A/D 変換装置 4 1 に入力してデジタル信号 DT に変換され、制御装置 5 0 の輝度判定回路 5 1 において各色別の輝度が読み取られ、R, G, B 各色の輝度信号 Sc は、フレームバッファ 4 2 において倍速化され、前サブフレームのための輝度信号 $Sc 1$ は信号切替え回路 5 3 によって前サブフレームに割り当てられる。

前サブフレームの各色別の輝度信号 $Sc 1$ は、信号線ドライバ 5 において、輝度電源 4 3 からの給電を受けて輝度制御電位差に変換され、画素領域 Dp 内の当該画素に送られ、前サブフレームにおいて液晶分子の配向を制御する。

一方、フレームバッファ 4 2 においては同一フレーム内で倍速化された輝度信号 $Sc 1$ が再び呼び出され、減衰信号生成回路 5 2 に配送される。減衰信号生成回路 5 2 においてこの輝度信号 $Sc 1$ は、輝度判定回路 5 1 から出力された減衰係数 $F (= 4)$ で除算され、

$$Sc 2 = Sc 1 / 4$$

の輝度情報を有する減衰信号 $Sc 2$ を生成する。

減衰信号 $Sc 2$ は、信号切替え回路 5 3 によって後サブフレームに割り当てられ、各色別の減衰信号 $Sc 2$ は信号線ドライバ 5 において、輝度電源 4 3 からの給電を受けて輝度制御電位差に変換され、画素領域 Dp 内の当該画素に送られ、後サブフレームにおいて液晶分子の配向を制御する。

【 0 0 2 1 】

図 6 に、時間の経過と共に 1 画素に現れる輝度変化を示す。図 6 に示すように、当該画素の各フレームの中で、後サブフレームの輝度は、常に前サブフレームの輝度の $1 / 4$ になっている。従って、輝度の絶対値としては 1 フレームに入力する画像信号の輝度値が高い（明るい）ほど、後サブフレームの輝度値との落差

が大きくなっている。

視覚的には、動画表現において特に画面が明るい場合に画像の流れや不鮮明化が視感されるので、明るい画面で後サブフレームとの輝度落差が大きくなる本実施形態の液晶表示装置は、後サブフレームが非表示となる従来の疑似インパルス方式と視感的に同等の効果が得られ、画像の流れや不鮮明化が抑制される。

【 0 0 2 2 】

一方、本実施形態では後サブフレームが前サブフレームの $1/4$ の輝度を常に有しているので、フレーム間の輝度コントラストは変化せず、しかもフレームの明るさは、後サブフレームが非表示となる従来の疑似インパルス方式より明るくなる。本実施形態における 1 フレームの輝度 Σ を従来の疑似インパルス方式における 1 フレームの輝度と比較すると、前サブフレームの輝度を C 、減衰係数を F とするとき、

$$\Sigma = (C + C/F) C$$

であるから、ここで $C = 1$ 、 $F = 4$ とすると、 $\Sigma = 1.25$ 、すなわち本実施形態における 1 フレームの明るさは、従来の疑似インパルス方式より 25% 明るくなっている。

【 0 0 2 3 】

前記実施形態では減衰係数 F の値を [4] に固定したが、この減衰係数 F は、当該フレームに入力される画像信号の輝度 (Sc) の大きさに係わって変化する変数 [$F = f(Sc)$] であってもよい。例えば輝度判定回路 51 は、入力輝度値が大きいほど大きい値になるように減衰係数 F を生成してもよい。この F 関数の選択によっては、画面の明るさをできるだけ犠牲にせず、しかもより自然な動感が表現できる液晶表示装置が得られる。

【 0 0 2 4 】

前記実施形態 1 において、減衰係数 F が定数として固定されている場合は、必ずしも輝度判定回路 51 において減衰係数 F を生成する必要はなく、減衰信号生成回路 52 が減衰係数生成回路を内蔵していてもよい。

【 0 0 2 5 】

(実施形態 2)

この実施形態は、図 5 に示した輝度判定回路 5 1 と減衰信号生成回路 5 2 とにより、後サブフレームのための減衰信号 Sc 2 を生成する回路構成の一例を示している。

図 7 に本実施形態の回路構成を示す。図 7 において、本実施形態の輝度判定回路 5 1 は、減衰係数 F の生成回路として、減衰信号生成回路 5 2 に入力するクロック信号を発生するクロック回路 5 5 を有している。また本実施形態で減衰信号生成回路 5 2 はシフトレジスタからなっている。

【 0 0 2 6 】

この回路構成によれば、減衰係数 F を、必要に応じて 2, 4, 8, … のように 2 進数で選択することができる。すなわち減衰係数 F を [2] としたい場合は、画像信号と同じクロック数で位相が反転したクロック信号を発生させればよい。このクロック信号がシフトレジスタからなる減衰信号生成回路 5 2 に入力されると、8 ビットの 2 進数列からなる輝度信号 Sc 1 は 1 桁分下位にずれ、元の輝度信号 Sc 1 の $1/2$ の輝度を有する減衰信号 Sc 2 が減衰信号生成回路 5 2 から出力される。

【 0 0 2 7 】

また減衰係数 F を実施形態 1 の場合と同様に [4] としたい場合は、画像信号の倍速のクロック信号を発生させる。これによって輝度信号 Sc 1 は 2 桁分下位にずれ、元の輝度信号 Sc 1 の $1/4$ の輝度を有する減衰信号 Sc 2 が減衰信号生成回路 5 2 から出力される。例えば 8 ビットの輝度信号 Sc 1 が [1 1 1 1 1 1 1 1] で階調数が 2 5 6 である場合、2 桁分下位にずれた減衰信号 Sc 2 は [0 0 1 1 1 1 1 1] となり階調数は 6 4 であるから、減衰信号 Sc 2 の輝度は輝度信号 Sc 1 の輝度の $1/4$ になっている。

【 0 0 2 8 】

同様に、減衰係数 F を [8] としたい場合は画像信号の 4 倍速のクロック信号を発生させる。これにより元の輝度信号 Sc 1 の $1/8$ の輝度を有する減衰信号 Sc 2 が得られ、以下同様に $1/16$ 、 $1/32$ … の減衰信号 Sc 2 も得られるが、減衰信号 Sc 2 が過度に小さいと実質的に従来の疑似インパルス方式と大差がなくなるので実際的ではない。

【 0 0 2 9 】

(実施形態 3)

この実施形態は、図 5 に示した輝度判定回路 5 1 と減衰信号生成回路 5 2 とにより、後サブフレームのための減衰信号 Sc_2 を生成する回路構成の他の一例を示している。

図 8 に本実施形態の回路構成を示す。図 8 において、本実施形態の輝度判定回路 5 1 は、設定された減衰係数 F に従い後サブフレームにおいてライン選択信号 SEL を生成し出力するライン選択回路 5 6 を有している。また本実施形態で信号切替え回路 5 3 は、8 ビット 8 本のバスライン $D_0 \sim D_7$ にそれぞれ対応するマルチプレクサ $MP_0 \sim MP_7$ からなっている。

【 0 0 3 0 】

本実施形態では、フレームバッファ 4 2 から出力された 8 ビットの輝度信号 Sc_1 は、前サブフレームにおいてはバスラインを通して減衰信号生成回路 5 2 を無修正で通過し、直接信号切替え回路 5 3 に送られ、前サブフレームに同期して輝度信号 Sc_1 として信号線ドライバ 5 に出力される。

後サブフレームでは、再びフレームバッファ 4 2 から出力された 8 ビットの輝度信号 Sc_1 がバスラインを通して減衰信号生成回路 5 2 に入力されると共に、予めビット桁として設定された減衰係数 F (例えば輝度を $1/4$ に減衰したければ 2 ビット) が減衰信号生成回路 5 2 に入力され、また輝度判定回路 5 1 のライン選択回路 5 6 からは減衰係数 F (ビット数) に対応したライン選択信号 SEL が減衰信号生成回路 5 2 に入力される。

【 0 0 3 1 】

減衰信号生成回路 5 2 では、後サブフレームにおいて、各マルチプレクサ $MP_0 \sim MP_7$ に入力する輝度信号を、ライン選択信号 SEL によって減衰係数 F に相当するビット数だけ下位に切替え移動し、空欄になった上位桁 (例えば上位 2 桁) には [0] 信号を導入し、マルチプレクサからはみ出した下位ビットは捨てる。すなわちこの場合、図 9 に示すように、減衰信号生成回路 5 2 に入力された 8 ビットの信号の内、下位 2 桁 ([0] 桁と [1] 桁) の信号は捨てられ、[2] 桁から [7] 桁までの信号が [0] 桁から [5] 桁までの信号として出力される。これ

によって出力された減衰信号Sc 2 は、元の輝度信号Sc 1 の $1/4$ の輝度となっている。

このとき後サブフレームの輝度を、例えば前サブフレームの $1/4$ に固定する場合は、ライン選択回路 56 やマルチプレクサMP0~MP7を省略することができ、図9に示すように、ラインを直接接続する回路パターンを設けるだけでよい。

【0032】

(実施形態4)

この実施形態は、1フレーム内で画像を形成する全画素の輝度信号を元にして減衰係数Fを生成する輝度判定回路51の一例を示す。

図10に本実施形態の輝度判定回路の回路構成を示す。この輝度判定回路51は、カウンタ57およびコンパレータ58を有している。

【0033】

カウンタ57は、この輝度判定回路51内の輝度判定回路から8ビットのバスラインに出力された各画素ごとの輝度信号Scの内、上位2桁(D7、D6)の信号を分岐して入力し、このデータを、1フレームの画面を構成する全画素について積算する。上位2桁のみを積算するのは、カウンタ回路の負担を少なくするためであり、画面1フレームの明るさを判定するのには上位2桁の積算で十分だからである。

【0034】

コンパレータ58は、基準となる画像輝度のしきい値を保有していて、カウンタ57から出力された全画素の輝度の積算値をこのしきい値と比較し、輝度積算値がしきい値を越えた場合(画面全体が基準より明るい場合)と未達の場合(画面全体が基準より暗い場合)とで異なる減衰係数Fを生成し、減衰信号生成回路52に出力するようになっている。

【0035】

しきい値を設けてその上下で減衰係数Fを変化させるのは、明るい画面と暗い画面とでは、後サブフレームの減衰割合が画像の視覚的なコントラストに及ぼす影響が異なるからであり、この観点から前記しきい値および対応する減衰係数Fの値は実験的に決定される。また設定された減衰係数Fの一方、例えば暗い画面

では、減衰係数 F が無負荷、すなわち後サブフレームの輝度を減衰させないという場合もある。

コンパレータ 58 から出力された前記減衰係数 F は、実施形態 1 ～実施形態 3 のいずれかの構成の減衰信号生成回路 52 に、それぞれ適合する形で入力される。

【0036】

本実施形態の液晶表示装置は、1 フレーム内で画像の全体的な明るさに係わって減衰係数 F を決めるので、例えば明るい画面では減衰係数を大きくして後サブフレームを比較的暗くすることにより視覚的な不鮮明化を抑制し、暗い画面では減衰係数を小さくして後サブフレームを比較的明るくすることにより画像暗部の視認性を向上させることができる。逆に、明るい画面では減衰係数を小さくしてより明るくし、暗い画面では減衰係数を大きくしてより暗くすることによって、結果としてコントラストのダイナミックレンジを向上することもできる。

【0037】

(実施形態 5)

この実施形態は、輝度信号の輝度レベルに応じて変化する減衰係数を出力する輝度判定回路 51 の一例を示す。

図 11 に本実施形態の輝度判定回路の回路構成を示す。この輝度判定回路 51 は、コンパレータ 58 および RAM 59 を有している。

【0038】

コンパレータ 58 は、複数の輝度レベル値 $L1$ 、 $L2$ 、 $L3$ …を保有していて、各画素ごとの輝度信号 Sc が入力すると、この輝度信号 Sc をそれぞれの輝度レベル値と比較し、当該輝度信号 Sc が入るべき輝度区分帯を指定する。

【0039】

RAM 59 は、各輝度区分帯にそれぞれ固有の減衰係数 F を保有していて、コンパレータ 58 により輝度区分帯が指定された前記輝度信号 Sc を指定された輝度区分帯に分配し、当該輝度区分帯に設定されている固有の減衰係数 F を出力する。

出力された減衰係数 F は、実施形態 1 ～実施形態 3 のいずれかの構成の減衰信

号生成回路 5 2 に、それぞれ適合する形で入力される。

コンパレータ 5 8 に入力される輝度信号 Sc は、画素単位のものであってもよく、1 フレーム画面全体の輝度信号であってもよい。画面全体の輝度信号を用いる場合は、実施形態 4 の場合と同様に、各画素ごとの輝度信号 Sc の内、上位 2 桁 ($D 7$ 、 $D 6$) の信号を分岐して入力し、このデータを、1 フレームの画面を構成する全画素について積算し、得られた積算値を前記コンパレータ 5 8 に入力してもよい。

【0 0 4 0】

本実施形態の液晶表示装置は、入力された輝度信号を輝度レベルにより複数の輝度区分帯に分配し、その区分帯の輝度に好適な値に予め設定された減衰係数 F を出力するので、画素または画面の明るさに対応してきめ細かく減衰係数 F を選択することができ、連続するフレーム間の動画像の流れや不鮮明化の抑制と画像コントラストの確保という相反する要素を良好にバランスさせ、視認性の良好な動画像を表現することができる。

【0 0 4 1】

【発明の効果】

本発明の表示装置は、後続するサブフレームの輝度が、入力された画像の輝度に係わって所定割合で減衰されているので、画像輝度の低下を抑制しながら動画表現における流れや不鮮明化を防止することができる。

【図面の簡単な説明】

- 【図 1】 実施形態の液晶表示装置における画像表示部の概念的な平面図。
- 【図 2】 図 1 の液晶表示装置における 1 画素の概念的な断面図。
- 【図 3】 実施形態 1 の液晶表示装置における画像の制御手段を示すブロック図。
- 【図 4】 制御装置の一例を示すブロック図。
- 【図 5】 信号処理のフロー図。
- 【図 6】 1 画素に現れる輝度変化を示すグラフ。
- 【図 7】 減衰信号を生成する回路構成の一例を示すブロック図。
- 【図 8】 減衰信号を生成する回路構成の他の一例を示すブロック図。

【図 9】 減衰信号を生成する 1 モードを示す回路図。

【図 1 0】 輝度判定回路の一例を示すブロック図。

【図 1 1】 輝度判定回路の他の一例を示すブロック図。

【図 1 2】 インパルス型表示装置における輝度変化を示すグラフ。

【図 1 3】 ホールド型表示装置における輝度変化を示すグラフ。

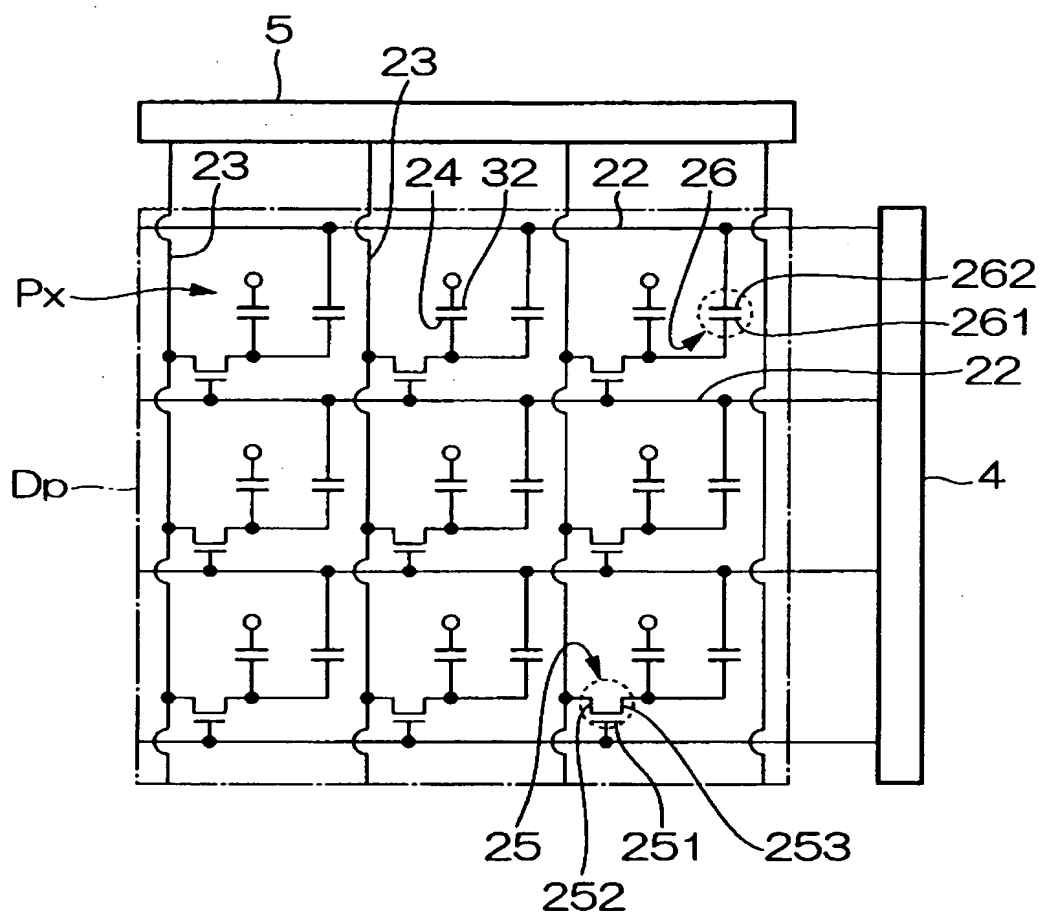
【図 1 4】 疑似インパルス方式表示装置における輝度変化を示すグラフ。

【符号の説明】

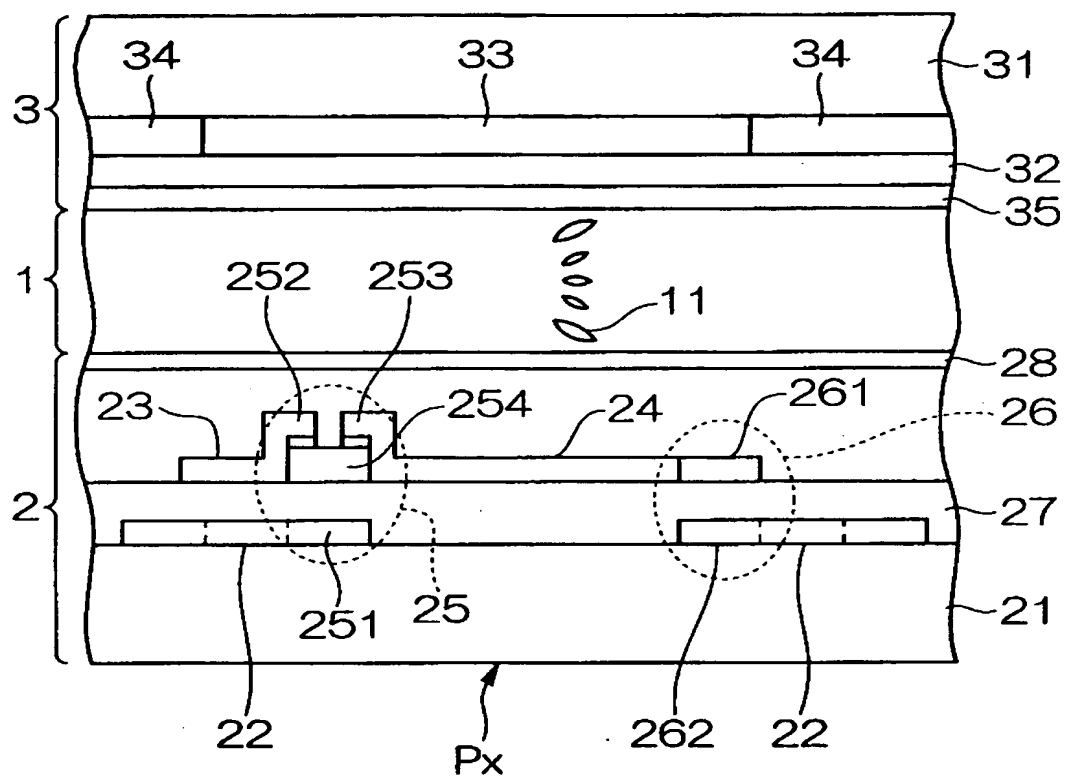
- 4 : 走査線ドライバ
- 5 : 信号線ドライバ
- 4 1 : A / D 変換装置
- 4 2 : フレームバッファ
- 4 3 : 輝度電源
- 5 0 : 制御装置
- 5 1 : 輝度判定回路
- 5 2 : 減衰信号生成回路
- 5 3 : 信号切替え回路
- 5 5 : クロック回路
- 5 6 : ライン選択回路
- 5 7 : カウンタ
- 5 8 : コンパレータ
- 5 9 : R A M

【書類名】 図面

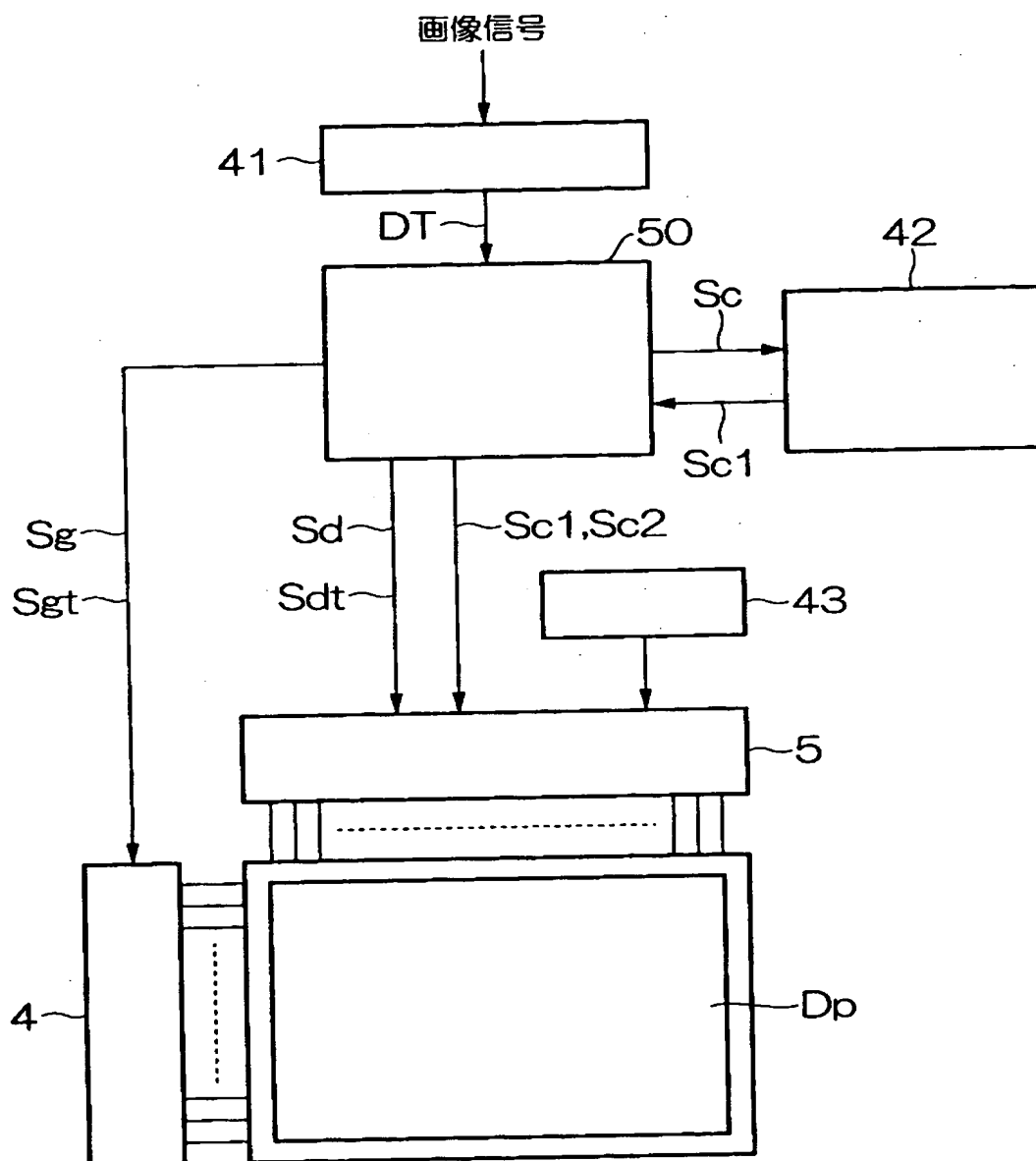
【図 1】



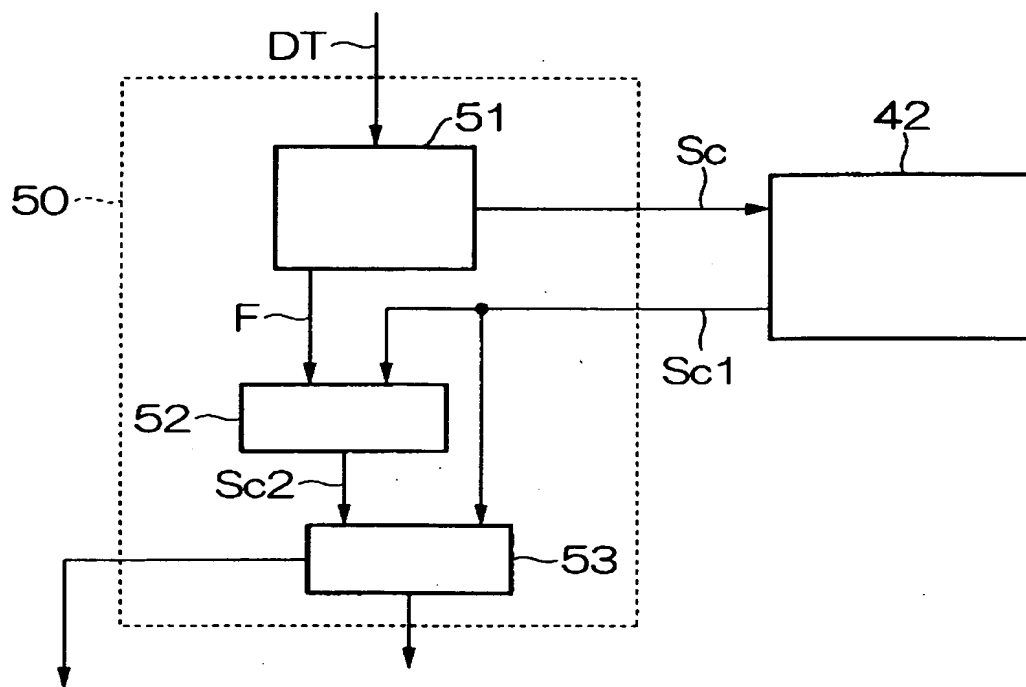
【図 2】



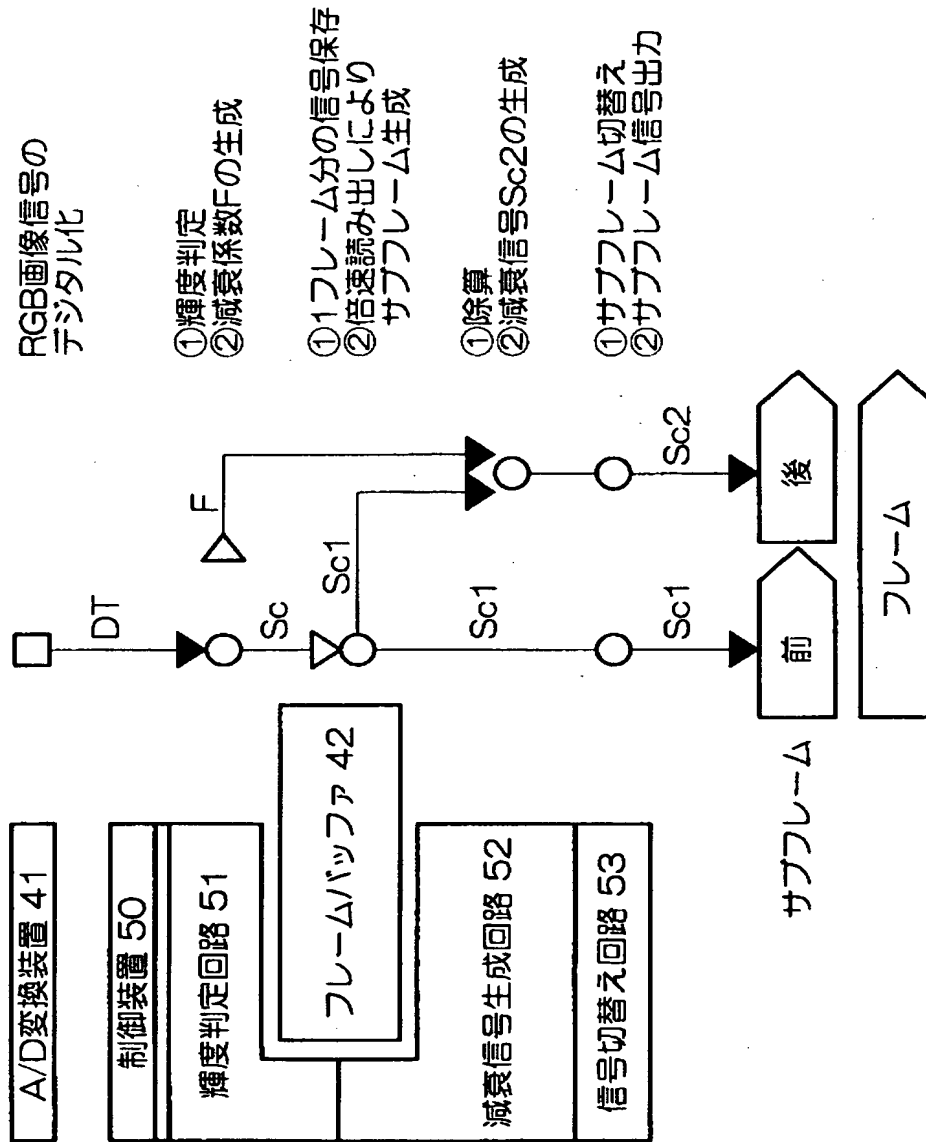
【図3】



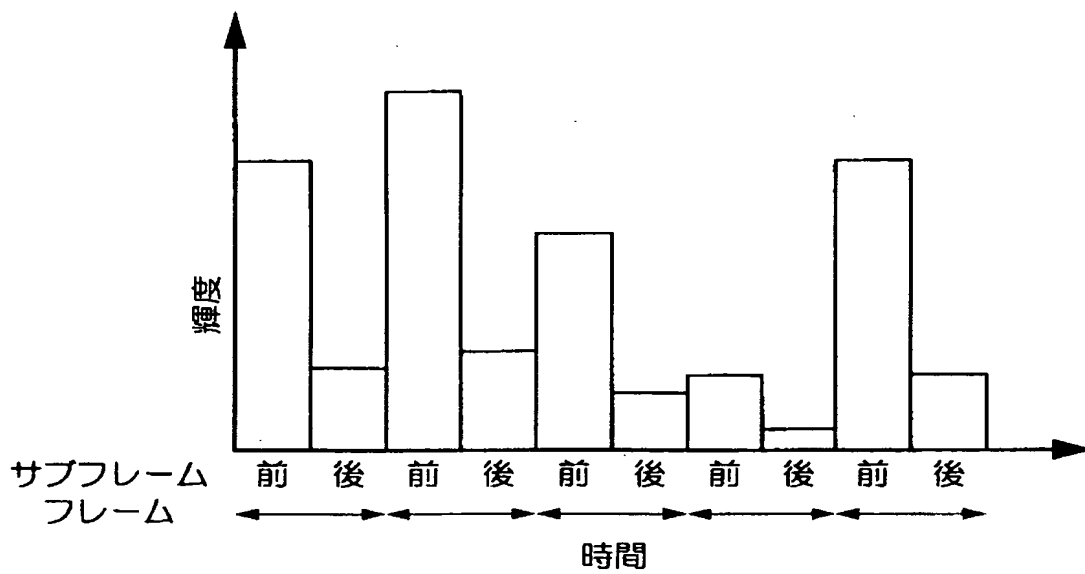
【図 4】



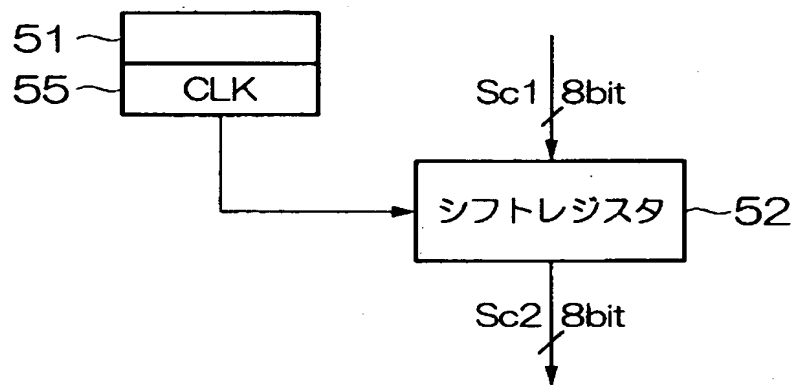
【図 5】



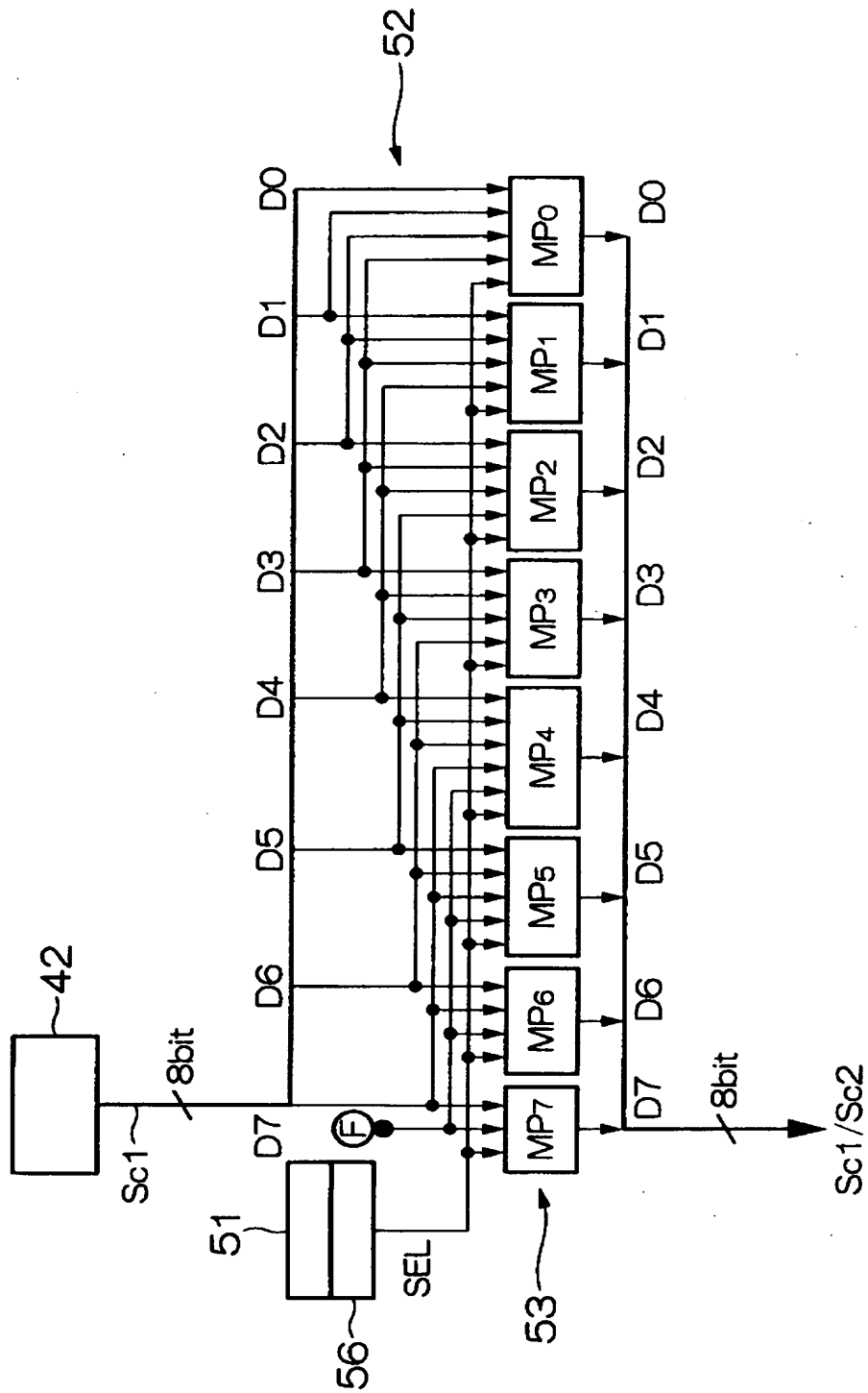
【図 6】



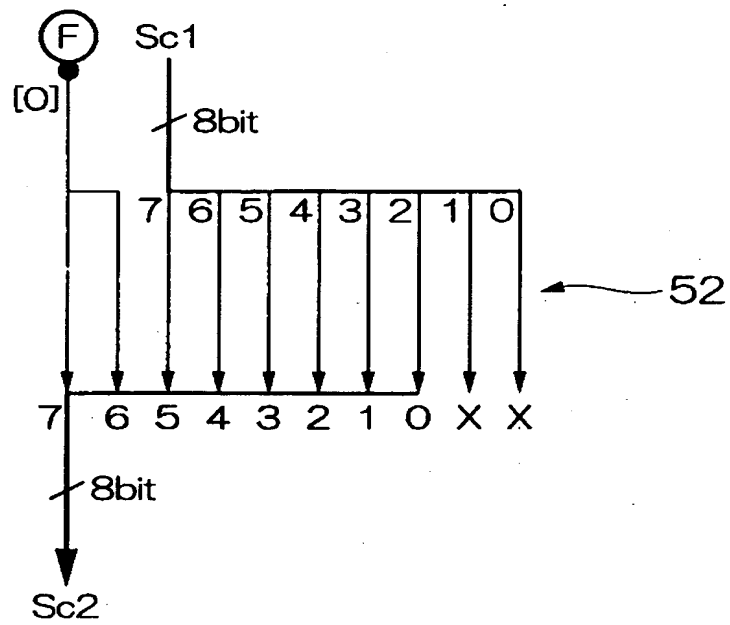
【図 7】



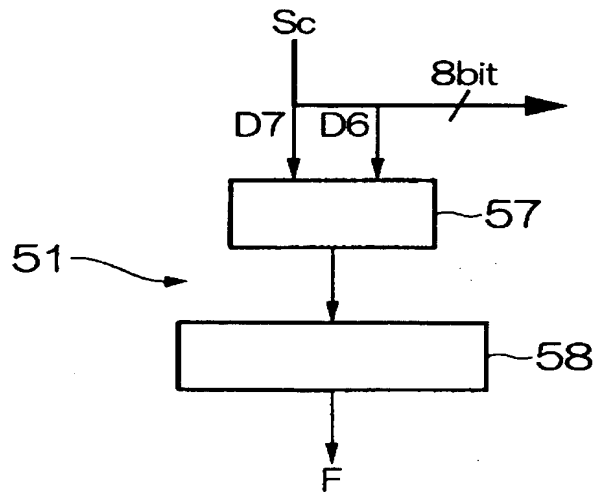
【図 8】



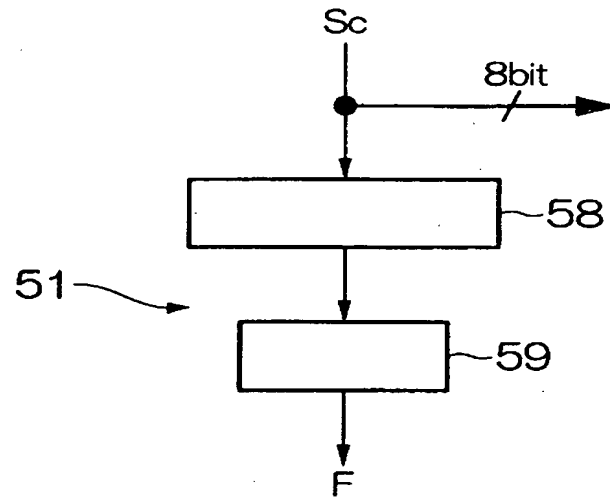
【図 9】



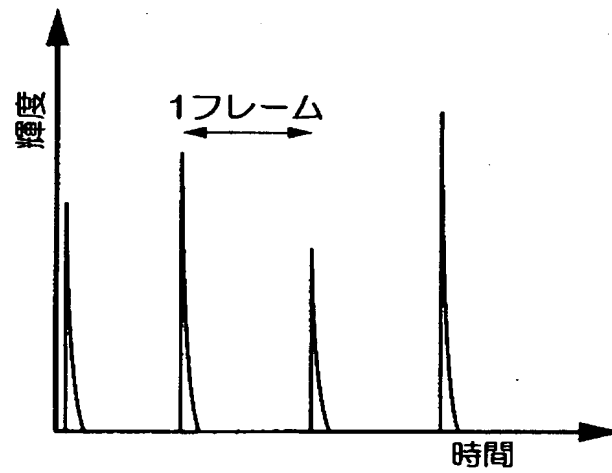
【図 1 0】



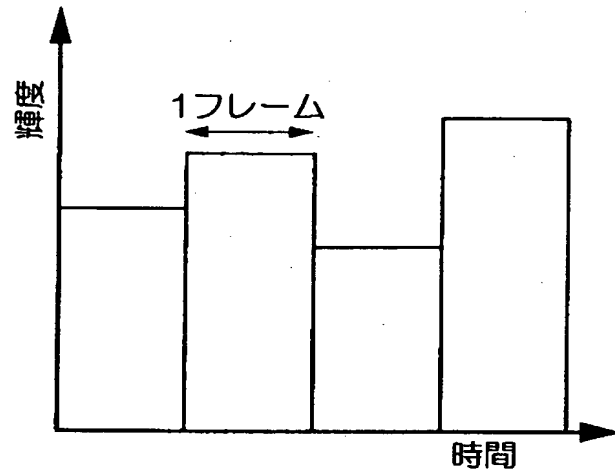
【図 1 1】



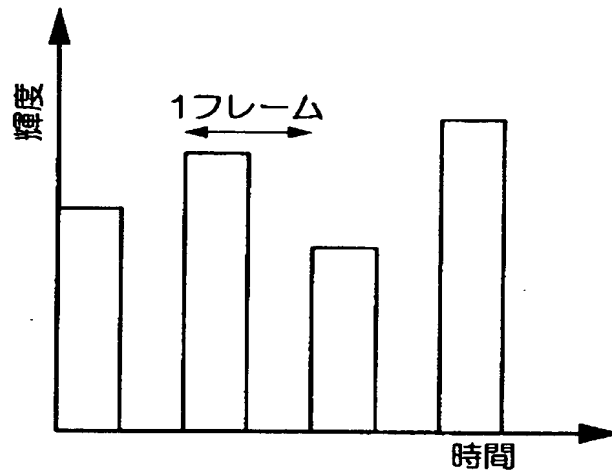
【図 1 2】



【図 1 3】



【図 1 4】



【書類名】 要約書

【要約】

【課題】 ホールド型表示装置において、画像輝度の低下を抑制しながら動画表現における流れや不鮮明化を防止する。

【解決手段】 1 画像を表示するフレームを複数のサブフレームに時分割するフレームバッファ 4 2 と、入力された輝度信号 S_c を所定の減衰係数 F で除算して減衰信号 S_{c2} を生成する減衰信号生成回路 5 2 と、当該フレーム内の先行するサブフレームに除算前の輝度信号 S_{c1} を入力し、後続するサブフレームに除算後の減衰信号 S_{c2} を入力する信号切替え回路 5 3 とを設ける。

【選択図】 図 4

認定・付加情報

特許出願の番号	特願 2000-208928
受付番号	50000868103
書類名	特許願
担当官	益子 美智子 8139
作成日	平成 12 年 7 月 18 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000004237
【住所又は居所】	東京都港区芝五丁目 7 番 1 号
【氏名又は名称】	日本電気株式会社

【代理人】

申請人

【識別番号】	100108578
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	高橋 詔男

【代理人】

【識別番号】	100064908
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	志賀 正武

【選任した代理人】

【識別番号】	100101465
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	青山 正和

【選任した代理人】

【識別番号】	100108453
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	村山 靖彦

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社